

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-295866

(43) 公開日 平成7年(1995)11月10日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 12/00	5 0 1 H	7608-5B		
12/16	3 1 0 A	7608-5B		
G 1 1 C 16/06			G 1 1 C 17/ 00	3 0 9 F

審査請求 未請求 請求項の数 3 F D (全 9 頁)

(21) 出願番号 特願平6-104297

(22) 出願日 平成6年(1994)4月20日

(71) 出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72) 発明者 西谷 耕司

東京都羽村市栄町3丁目2番1号 カシオ

計算機株式会社羽村技術センター内

(72) 発明者 岩淵 正彦

東京都羽村市栄町3丁目2番1号 カシオ

計算機株式会社羽村技術センター内

(72) 発明者 杉本 正信

東京都羽村市栄町3丁目2番1号 カシオ

計算機株式会社羽村技術センター内

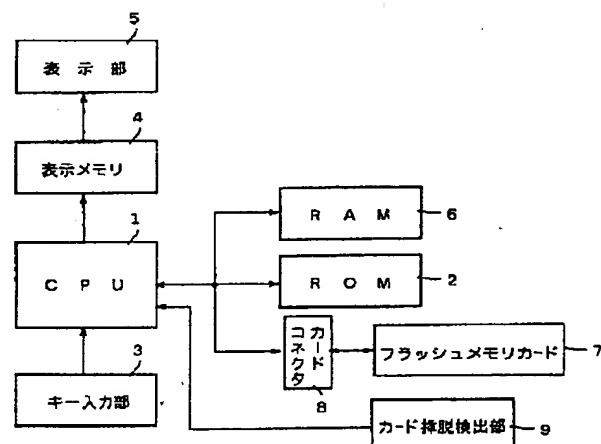
(74) 代理人 弁理士 杉村 次郎

(54) 【発明の名称】 データ処理装置

(57) 【要約】

【目的】 フラッシュメモリ内にファイル・アロケーション・テーブル領域の予備を設けておかななくても、フラッシュメモリの書き込み回数を大幅に削減することによって、その長期的な使用を可能とする他、高速書き込みも実現する。

【構成】 フラッシュメモリカード7が装着されると、CPU1はそのFAT領域内からテーブルデータを読み出してRAM6に格納する。フラッシュメモリカード7をアクセスする際、CPU1はRAM6内のテーブルデータを更新する。フラッシュメモリカード7が取り出される際、CPU1はそれに先立ってRAM6内のテーブルデータをフラッシュメモリカード7のFAT領域に書き戻す。



1

## 【特許請求の範囲】

【請求項1】フラッシュメモリを直接アクセスしてそのデータ領域にファイルデータを書き込むデータ処理装置において、

フラッシュメモリ内のファイル・アロケーション・テーブル領域からテーブルデータを読み出してバッファメモリに書き込む第1の書込手段と、

フラッシュメモリ内のデータ領域にファイルデータを書き込む毎に、前記バッファメモリ内のテーブルデータを更新する更新手段と、

前記バッファメモリ内のテーブルデータを読み出してフラッシュメモリ内のファイル・アロケーション・テーブル領域に書き込む第2の書込手段と、

を具備したことを特徴とするデータ処理装置。

【請求項2】前記第1の書込手段は電源オン時に、フラッシュメモリ内のファイル・アロケーション・テーブルからテーブルデータを読み出してバッファメモリに書き込み、前記第2の書込手段は電源オフ時に、バッファメモリ内のテーブルデータをフラッシュメモリ内のアロケーション・テーブルに書き込むようにしたことを特徴とする請求項(1)記載のデータ処理装置。

【請求項3】本体装置に装着されたフラッシュメモリカードを直接アクセスしてそのデータ領域にファイルデータを書き込むデータ処理装置において、フラッシュメモリカードの取り付け/取り外しを検出する検出手段と、

この検出手段によってフラッシュメモリカードが取り付けられたことが検出された際に、フラッシュメモリカード内のファイル・アロケーション・テーブル領域からテーブルデータを読み出してバッファメモリに書き込む第1の書込手段と、

フラッシュメモリカード内のデータ領域にファイルデータを書き込む毎に、前記バッファメモリ内のテーブルデータを更新する更新手段と、

前記検出手段によってフラッシュメモリカードの取り外しが検出される前に、その取り外し操作にตอบสนองして前記バッファメモリ内のテーブルデータを読み出してフラッシュメモリカード内のファイル・アロケーション・テーブル領域に書き込む第2の書込手段と、

を具備したことを特徴とするデータ処理装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】この発明は、EEPROM等で構成されたフラッシュメモリをアクセスしてそのデータ領域にファイルデータを書き込むハンディターミナル等のデータ処理装置に関する。

## 【0002】

【従来の技術】一般に、フラッシュメモリは予め決められている書き込み可能回数の範囲内（通常は1万回程度）でユーザによって任意に再書き込みできるEPRO

2

MやEEPROMによって構成されており、紫外線や電氣的にデータを消去することにより再書き込みを行うようにしている。このフラッシュメモリはデータ領域の他、ファイル・アロケーション・テーブル領域（FAT領域）を有し、このFAT領域は例えば1Kバイト単位のプロック毎にメモリ上の使用領域をクラスタNoにより集中的に管理するマップで、ファイル毎に使用済みのクラスタNoが羅列されている。このようなフラッシュメモリを備えたデータ処理装置において、1つのファイルがフラッシュメモリ内のデータ領域内に分割して格納されている場合に、FAT領域を参照することによって1つのファイルとして把握するようにしているが、FAT領域はデータ領域に比べて書き込み回数が極めて多くなり、書き込み可能回数を越えてしまうと、カード全体が使用不能となる。その対策として従来においては、現在使用中のFAT領域が書き込み可能回数に近づくと、予め用意しておいた未使用領域を新たなFAT領域として確保することによりフラッシュメモリの長寿命化を図るようにしたものが知られている。

## 【0003】

【発明が解決しようとする課題】しかしながら、フラッシュメモリに予めFAT領域の予備として未使用領域を割り当てておくことは、それだけデータ領域が狭められてしまい、メモリ全体を有効に活用することができないという欠点があった。この発明の課題は、フラッシュメモリ内にファイル・アロケーション・テーブル領域の予備を設けておかなくても、フラッシュメモリの書き込み回数を大幅に削減することによって、その長期的な使用を可能とする他、高速書き込みも実現できるようにすることである。

## 【0004】

【課題を解決するための手段】第1の発明（請求項(1)記載の発明）の手段は次の通りである。フラッシュメモリを直接アクセスしてそのデータ領域にファイルデータを書き込むデータ処理装置において、

(1)、第1の書込手段はフラッシュメモリ内のファイル・アロケーション・テーブル領域からテーブルデータを読み出してバッファメモリに書き込む。なお、フラッシュメモリはEPROMやEEPROMによって構成されている。また、バッファメモリは内部メモリとしてランダムアクセスメモリ等である。

(2)、更新手段はフラッシュメモリ内のデータ領域にファイルデータを書き込む毎に、前記バッファメモリ内のテーブルデータを更新する。

(3)、第2の書込手段は前記バッファメモリ内のテーブルデータを読み出してフラッシュメモリ内のファイル・アロケーション・テーブル領域に書き込む。なお、前記第1の書込手段は電源オン時に、フラッシュメモリ内のファイル・アロケーション・テーブルからテーブルデータを読み出してバッファメモリに書き込み、前記第2

の書込手段は電源オフ時に、バッファメモリ内のテーブルデータをフラッシュメモリ内のアロケーション・テーブルに書き込むようにしてもよい。

第2の発明(請求項(3)記載の発明)の手段は次の通りである。本体装置に装着されたフラッシュメモリカードを直接アクセスしてそのデータ領域にファイルデータを書き込むデータ処理装置において、

(1)、検出手段はフラッシュメモリカードの取り付け/取り外しを検出する。

(2)、第1の書込手段はこの検出手段によってフラッシュメモリカードが取り付けられたことが検出された際に、フラッシュメモリカード内のファイル・アロケーション・テーブル領域からテーブルデータを読み出してバッファメモリに書き込む。

(3)、更新手段はフラッシュメモリカード内のデータ領域にファイルデータを書き込む毎に、前記バッファメモリ内のテーブルデータを更新する。

(4)、第2の書込手段は前記検出手段によってフラッシュメモリカードの取り外しを検出される前に、その取り外し操作にตอบสนองして前記バッファメモリ内のテーブルデータを読み出してフラッシュメモリカード内のファイル・アロケーション・テーブル領域に書き込む。ここで、カードの取り外しを検出される前の取り外し操作とは、例えば、イジェクトボタンが操作される前にカードのロック状態を解除するための操作等である。

【0005】

【作用】第1の発明の手段の作用は次の通りである。まず、フラッシュメモリ内のデータ領域にファイルデータを書き込む処理を開始する前に、予めそのファイル・アロケーション・テーブル領域からテーブルデータを読み出してRAM等のバッファメモリに転送しておく。この状態において、フラッシュメモリ内のデータ領域に対してデータを書き込む処理を行うと、データが書き込まれる毎にバッファメモリ内のテーブルデータが更新される。この場合、一般にファイル・アロケーション・テーブル領域に対する書き換え回数は、データ領域に比べてかなり頻繁に行われ、通常10倍以上となる。このため、ファイル・アロケーション・テーブル領域内のテーブルデータをバッファメモリに転送した状態でテーブルデータの更新を行うようにしている。これによって、ファイル・アロケーション・テーブル領域を直接アクセスしてその内容を書き換えるよりもその書き換え回数を極端に減らすことが可能となる。また、バッファメモリはフラッシュメモリに対して一種のキャッシュメモリとして動作するようになるため、高速書き込みが可能となる。このようにしてフラッシュメモリに対する書き込みが終ると、このバッファメモリ内のテーブルデータはフラッシュメモリ内のファイル・アロケーション・テーブル領域内に書き戻される。第2の発明の手段の作用は次の通りである。本体装置に装着されたフラッシュメモリ

カードを直接アクセスしてそのデータ領域にファイルデータを書き込むデータ処理装置において、フラッシュメモリカードの取り付け/取り外しに連動してフラッシュメモリカードとバッファメモリとの間でテーブルデータの書き込みが行われる。すなわち、フラッシュメモリカードが取り付けられると、ファイル・アロケーション・テーブル領域内のテーブルデータがバッファメモリに転送される。また、フラッシュメモリカードが取り外される際に、バッファメモリ内のテーブルデータがフラッシュメモリカード内のファイル・アロケーション・テーブル領域に書き戻される。したがって、フラッシュメモリ内にファイル・アロケーション・テーブル領域の予備を設けておかなくても、フラッシュメモリの書き込み回数を大幅に削減することによって、その長期的な使用を可能とする他、高速書き込みも実現することができる。

【0006】

【第1実施例】以下、図1～図6を参照して第1実施例を説明する。図1はデータ処理装置のブロック構成図である。CPU1はROM2等に格納されている各種プログラムにしたがってこのデータ処理装置の全体動作を制御する中央演算処理装置であり、キー入力部3から入力されたデータを取り込み、表示データに変換して表示メモリ4に書き込んで表示部5から表示出力させたり、入力データを処理してRAM6に格納する。また、CPU1はフラッシュメモリカード7を直接アクセスし、カードコネクタ8を介してそのデータ領域にファイルデータを書き込む。ここで、カードコネクタ8には外部メモリとしてのフラッシュメモリカード7の他にRAMカード(図示せず)も装着可能となっており、カード挿脱検出部9はカードコネクタ8にフラッシュメモリカード7やRAMカードが装着されたかを検出し、その検出結果をCPU1に与える。

【0007】図2はカード挿脱検出部9のカードロック機構を示している。ここで、装置本体11にフラッシュメモリカード7やRAMカードを差し込んでカードコネクタ8にメモリカードを電氣的に接続させた状態において、ロック板12を図中右方向にスライドさせてメモリカードをロックすると、インジェクト・ボタン13を押してもメモリカードを抜き取ることはできないが、ロック板12を図中左方向にスライドさせてメモリカードのロック状態を解除すると、インジェクト・ボタン13の動作にตอบสนองしてメモリカードは抜き出される。この際、ロック板12はロックスイッチ14に上下動可能に取り付けられた可動部14aを押し入れてロックスイッチ14をオフさせる。ロックスイッチ14はロック板12に連動してそのロック状態/解放状態を検出するもので、ロック板12が図示の位置にあるとき、可動部14aがバネ力によって前方に突き出されてスイッチオンとなり、ロック状態を検出する。このロックスイッチ14の検出信号によってCPU1はロック状態/解放状態を認

5

識するが、ロックが解放されてからインジェクト・ボタン13が操作されるまでの間、つまり、メモリカードが実際に抜き出されるまでの間に、CPU1はフラッシュメモリカード7に対して後述する書き込み処理を行う。なお、カード検出用端子8-1はカードコネクタ8に設けられた端子で、フラッシュメモリカード7が接続されたのか、RAMカードが接続されたかを検出するためのものである。

【0008】図3は内部メモリであるROM2、RAM6と外部メモリであるフラッシュメモリカード7のメモリマップを示したものである。フラッシュメモリカード7はEEPROMによって構成されており、このEEPROMにはデータ領域7-1とFAT（ファイル・アロケーション・テーブル）領域7-2が割り当てられている。ROM2はオペレーティングシステムや入出力制御プログラム等、各種のプログラムを記憶する固定メモリである。RAM6はユーザエリア6-1、ワークエリア6-2の他、本実施例においては、フラッシュメモリカード7内のデータ領域7-1から読み出されたテーブルデータが書き込まれるFAT領域複製部6-3が設けられてい

ると共に、FAT複製フラグレジスタ6-4、FAT更新フラグレジスタ6-5が設けられている。ここで、FAT複製フラグレジスタ6-4はフラッシュメモリカード7からこのFAT領域7-2の内容がRAM6に複製されたことを示すフラグを記憶し、また、FAT更新フラグレジスタ6-5はFAT領域複製部6-3の内容が更新されたことを示すフラグを記憶する。ここで、CPU1はカード挿脱検出部9によってフラッシュメモリカード7が取り付けられたことが検出された際（具体的にはロックスイッチ14がオンされた際）にフラッシュメモリカード7内のFAT領域7-2からテーブルデータを読み出してRAM6内のFAT領域複製部6-3に転送し、またフラッシュメモリカード7が実際に抜き取られる前に（具体的にはロックスイッチ14がオンされた際に）RAM6のFAT領域複製部6-3からテーブルデータを読み出してフラッシュメモリカード7のFAT領域7-2に書き戻す。

【0009】次に、本実施例の動作を図4～図6を参照して説明する。図4はカードコネクタ8にメモリカードが装着された際の動作を示したフローチャートである。先ず、CPU1はカードコネクタ8のカード検出用端子8-1から入力された信号レベルにしたがってカードコネクタ8にフラッシュメモリカード7が装着されたのか、RAMカードが装着されたのかをチェックする（ステップA1）。ここで、RAMカードであればRAMカードの処理に移行するが、フラッシュメモリカード7であれば、ステップA2に進み、フラッシュメモリカード7内のFAT領域7-2からテーブルデータ（FATデータ）を読み出してRAM6のFAT領域複製部6-3に格納する。そして、フラッシュメモリカード7から

6

AM6にテーブルデータを書き移したことを示すために、FAT複製フラグレジスタ6-4に“1”をセットしておく（ステップA3）。図5はファイル書き込み処理を示したフローチャートである。先ず、CPU1はフラッシュメモリカード7やRAMカードへのアクセスがそのFAT領域に対する書き込みかをチェックする（ステップB1）。ここで、FAT領域への書き込みであれば、FAT複製フラグレジスタ6-4にフラグ“1”がセットされていることを条件に、つまりフラッシュメモリカード7が装着されていることを条件に（ステップB2）、フラッシュメモリカード7内のFAT領域7-2に代わり、RAM6内のFAT領域複製部6-3をアクセスし、そのテーブルデータの更新を行う（ステップB3）。そして、FAT領域複製部6-3の内容を更新したことを示すためにFAT更新フラグレジスタ6-5に“1”をセットしておく（ステップB4）。このようにフラッシュメモリカード7のFAT領域7-2に代わってFAT領域への書き込みはFAT領域複製部6-3に対して行われる。一方、フラッシュメモリカード7のデータ領域7-1に対する書き込みであれば、ステップB1でそのことが検出されてステップB5に進み、フラッシュメモリカード7内のデータ領域7-1を直接アクセスしてファイルデータをデータ領域7-1に書き込む。また、FAT領域への書き込みであってもFAT領域複製部6-3にテーブルデータが格納されていなければ、つまり、RAMカードが装着されていればステップB2でそのことが検出されてステップB5に進み、RAMカードのFAT領域に対して書き込みが行われる。

【0010】図6はカードコネクタ8からメモリカードが取り出される際の動作を示したフローチャートである。ここで、メモリカードを取り出す際には先ず、ロック板12をスライドさせてロック状態を解放させるが、その際、ロックスイッチ14はその可動部14aがロック板12の移動によって内部に押し入れられることによりスイッチオフとなる。すると、CPU1はこのロックスイッチ14のオフを検出すると図6のフローチャートにしたがった動作を実行し、FAT複製フラグレジスタ6-4およびFAT更新フラグレジスタ6-5にフラグ“1”がセットされていることを条件に（ステップC1、C2）、RAM6のFAT領域複製部6-3からテーブルデータを読み出してフラッシュメモリカード7のFAT領域7-2に書き戻す（ステップC3）。そして、FAT複製フラグレジスタ6-4、FAT更新フラグレジスタ6-5にそれぞれ“0”をセットして各フラグをクリアする（ステップC4、C5）。なお、FAT複製フラグが“0”でRAMカードを取り出す場合にはステップC1でそのことが検出されてこのフローから抜ける。また、フラッシュメモリカード7を取り出す場合でもFAT領域複製部6-3内のテーブルデータが全く更新されていなければ、FAT領域複製部6-3の内容

7

を書き戻す必要がないので、FAT複製フラグを単にクリアする処理のみが行われる(ステップC5)。

#### 【0011】

【第2実施例】以下、図7～図10を参照して第2実施例を説明する。図7はデータ処理装置のブロック構成図で、本実施例においては内部メモリとしてROM2、RAM6の他、フラッシュメモリ21を有する構成で、パワースイッチPWSの操作に連動し、パワーオン時にフラッシュメモリ21内のFAT領域21-2から読み出したテーブルデータをRAM6のFAT領域複製部6-3に転送し、また、パワーオフ時にFAT領域複製部6-3内のテーブルデータをフラッシュメモリ21のFAT領域21-2に書き戻すようにしたものである。その他は上記第1実施例と同様に、RAM6内のFAT領域複製部6-3に対してテーブルデータの更新が行われる。

【0012】いま、パワースイッチPWSを操作してパワーオンさせると、図8に示すようにフラッシュメモリ21内のFAT領域21-2からテーブルデータが読み出されてRAM6内のFAT領域複製部6-3に格納される(ステップD)。次に、フラッシュメモリ21への書き込み処理が開始されると、先ず、図9のフローチャートに示すように、FAT領域21-2への書き込みかをチェックし(ステップE1)、FAT領域21-2への書き込みであれば、FAT領域21-2に代わってRAM6のFAT領域複製部6-3をアクセスし、そのテーブルデータの更新を行う(ステップE2)。そして、RAM6内のFAT更新フラグレジスタ6-5に“1”をセットしておく(ステップE3)。一方、フラッシュメモリ21内のFAT領域21-2への書き込みであれば、このFAT領域21-2にファイルデータを書き込む(ステップE4)。

【0013】図10はパワースイッチPWSの操作によってパワーオフが指示された際の動作を示したフローチャートで、FAT更新フラグレジスタ6-5を参照し、フラグ“1”がセットされていることを条件に(ステップF1)、FAT領域複製部6-3内のテーブルデータをフラッシュメモリ21のFAT領域21-2に書き戻す(ステップF2)。そして、FAT更新フラグレジスタ6-5の内容をクリアしたのち(ステップF3)、パワーオフ処理を行い、メイン電源を遮断する(ステップF4)。なお、FAT領域複製部6-3内のテーブルデータが全く更新されない場合にはFAT領域複製部6-3の内容を書き戻す必要がないので、そのままパワーオフ処理が行われる。

【0014】以上のように上記各実施例においては、書き込み可能回数の範囲内でユーザが任意に再書き込みを行うことができるEEPROM等のフラッシュメモリをアクセスする際に、そのデータ領域に比べて書き込み回数が極めて多いFAT領域への書き込みは、RAM6内

8

のFAT領域複製部6-3に対して行われる。これによって、フラッシュメモリ内のFAT領域を直接アクセスしてその内容を書き換えるよりもその書き換え回数を大幅に減らすことができるようになると共に、RAM6のFAT領域複製部6-3はフラッシュメモリに対して一種のキャッシュメモリとして動作するようになるため、高速書き込みが可能となる。また、上記第1実施例はフラッシュメモリカード7がカードコネクタ8に装着された際にフラッシュメモリカード7内のFAT領域7-2をFAT領域複製部6-3に転送し、またフラッシュメモリカード7がカードコネクタ8から完全に取り出される前にFAT領域複製部6-3の内容をフラッシュメモリカード7のFAT領域7-2に書き戻すようにしたから、フラッシュメモリカード7の挿脱に連動してRAM6とフラッシュメモリカード7との間でテーブルデータの受け渡しを自動的に行うことができると共に、その受け渡しをファイル毎に行うのではなく、全ファイルの書き込みに対して行われるので、その受け渡し回数も最少となる。また、第2実施例はパワースイッチPWSの操作に連動してRAM6とフラッシュメモリ21との間でテーブルデータの受け渡しを自動的に行うことができると共にその受け渡し回数も最少となる。

【0015】なお、上記実施例はフラッシュメモリカード7の挿脱やパワースイッチPWSの操作に連動してフラッシュメモリとRAMとの間でテーブルデータの受け渡しを行うようにしたが、その受け渡しをユーザが任意に指示する特定スイッチを設けるようにしたり、フラッシュメモリへの書き込み開始/終了を自動判別してその受け渡しを行うようにしてもよい。

#### 【0016】

【発明の効果】この発明によれば、フラッシュメモリ内にファイル・アロケーション・テーブル領域からテーブルデータを取り込んでバッファメモリに転送した状態でこのバッファメモリ内のテーブルデータを更新するようにしたから、従来のように、フラッシュメモリ内にファイル・アロケーション・テーブル領域の予備を設けておかななくても、フラッシュメモリの書き込み回数を大幅に削減することによって、その長期的な使用を可能とする他、高速書き込みも実現することができる。

#### 【図面の簡単な説明】

【図1】第1実施例に係るデータ処理装置のブロック構成図。

【図2】カード挿脱検出部9のロック機構を説明するための図。

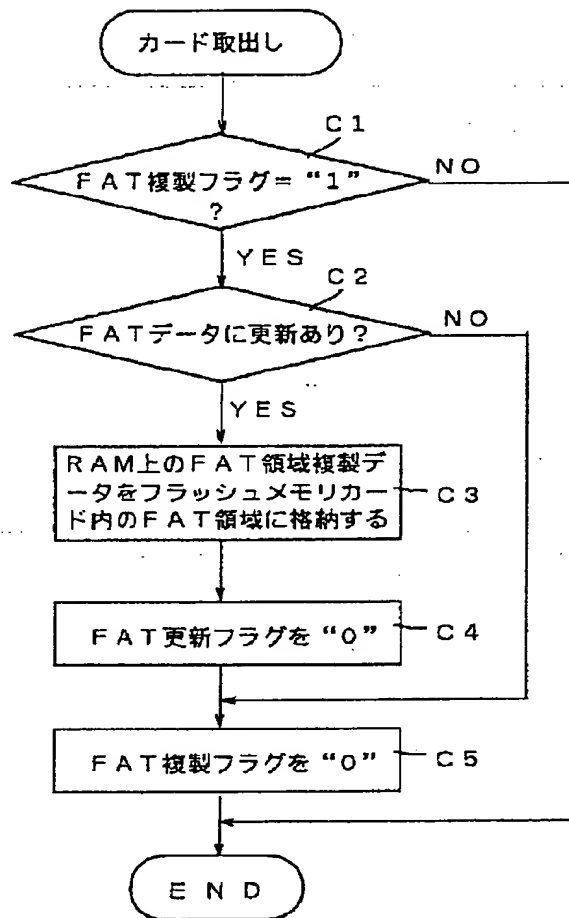
【図3】ROM2、RAM6、フラッシュメモリカード7のメモリマップを示した図。

【図4】カード装着時の動作を示したフローチャート。

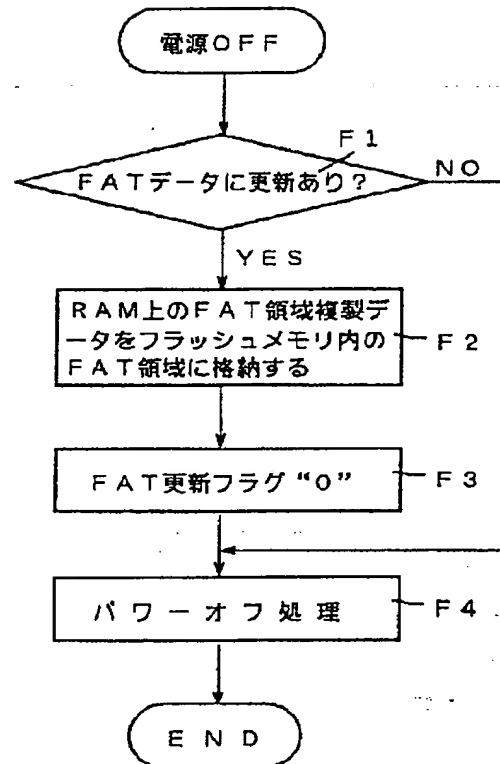
【図5】ファイル書き込み時の動作を示したフローチャート。

【図6】カード取り外し時の動作を示したフローチャー

【図6】



【図10】



【図9】

